

如何控制和保证基于 SiC 的功率半导体器件的可靠性（四）

在《白皮书下载 | 如何控制和保证基于 SiC 的功率半导体器件的可靠性》（三）中，我们详细介绍了碳化硅的抗宇宙射线能力，CoolSiC™ MOSFET 的抗短路能力和 SiC 体二极管双极退化。本文将继续介绍产品级别的质量认证，汽车级认证和 SiC 器件可靠性和质量认证的行业标准。

8 产品级别的质量认证

8.1 根据实际应用条件进行超越当前标准的测试

对分立器件和模块，均按相关标准进行常规检测，其中包括 HTRB、H3TRB 和 HTGS。这些试验对于技术的发布是必不可少的，结果被记录在发布每种产品主页上的 PQR（产品合格报告）中。

为确保英飞凌新的 CoolSiC™ MOSFET 具有超越这些标准的运行可靠性，所有标准试验一次至少进行 3000h，以检验英飞凌的新技术在远远超出必要的标准条件时所具有的可靠性。在任何这些试验中都未发现系统的 EoL 机制，这表明英飞凌的 CoolSiC™ MOSFET 具有很高的可靠性。

近些年，许多应用开始要求器件具备超越标准 H3TRB 条件的湿度稳定性。必须采取芯片级别的措施来防止功率器件因为湿度原因发生退化，且必须设计实验来加快验证这些措施的有效性。在 IGBT 模块中可以看到在这些条件下的不同退化机制，如金属腐蚀或枝晶生长[39]。在标准的 H3TRB 质量认证试验中，根据[40]，是在 $T = 85^{\circ}\text{C}$ 、相对湿度 $\text{RH} = 85\%$ 及 $\text{VDS} = 80\text{ V}$ 的条件下确保器件能够不受这些失效机制的影响。如前所述，这些试验条件不足以确保所有应用在长期内保持可靠。如果分析应用条件时发现存在极端恶劣的条件，则必须进行附加试验。如今是在 80% 的最高漏源极电压下进行湿度试验（HV-H3TRB），以确保器件能够长期可靠地运行[39]。对于 IGBT 模块，文献指出进行 1000h 的这些试验足以确保使用寿命达到 25 年[39]。

由于 SiC 器件的终端尺寸变小——因为材料的阻断能力更强，所以必须使用足够可靠的特殊钝化技术，它们不仅要能承受在这些试验中使用的极端条件，还要能在实际应用中正常运行。为证明英飞凌的 SiC 芯片在整个生命周期中拥有可靠的性能，在对英飞凌的 CoolSiC™ MOSFET 进行质量认证时进行了 H3TRB 和 HV-H3TRB。无论是在 H3TRB 还是在更具挑战性的 HV-H3TRB 试验中，都未发现退化机制。例如，在 HV-H3TRB 试验之前和之后的 I-V 曲线显示在图 24 中。漏电流的增长不超过 1uA。在图 24 右侧显示的漏电流监测中也可以看到这一点，它通常也被用作表明开始退化的指标[39]。由于漏电流不随应力增大，所以器件显然没有显示出在应力下开始退化的迹象。为了找出英飞凌 SiC 器件潜在的新失效机制，利用由 300 颗芯片组成的大统计样本进行最长达到 3000h 的试验，其中没有发现系统的 EoL 机制。如果用 Si 芯片的资料推算的话，则有超过 75 年的安全现场运行时间[39]。

此外，我们还在脉冲高压湿度条件（PHV-H3TRB 或动态 HTRB）下检验了我们的器件，其中没有发现退化迹象。由于 HV-H3TRB 所用的固定电压更高，因而被视为更严苛的试验，所以在产品发布前没必要进行 PHV-H3TRB。

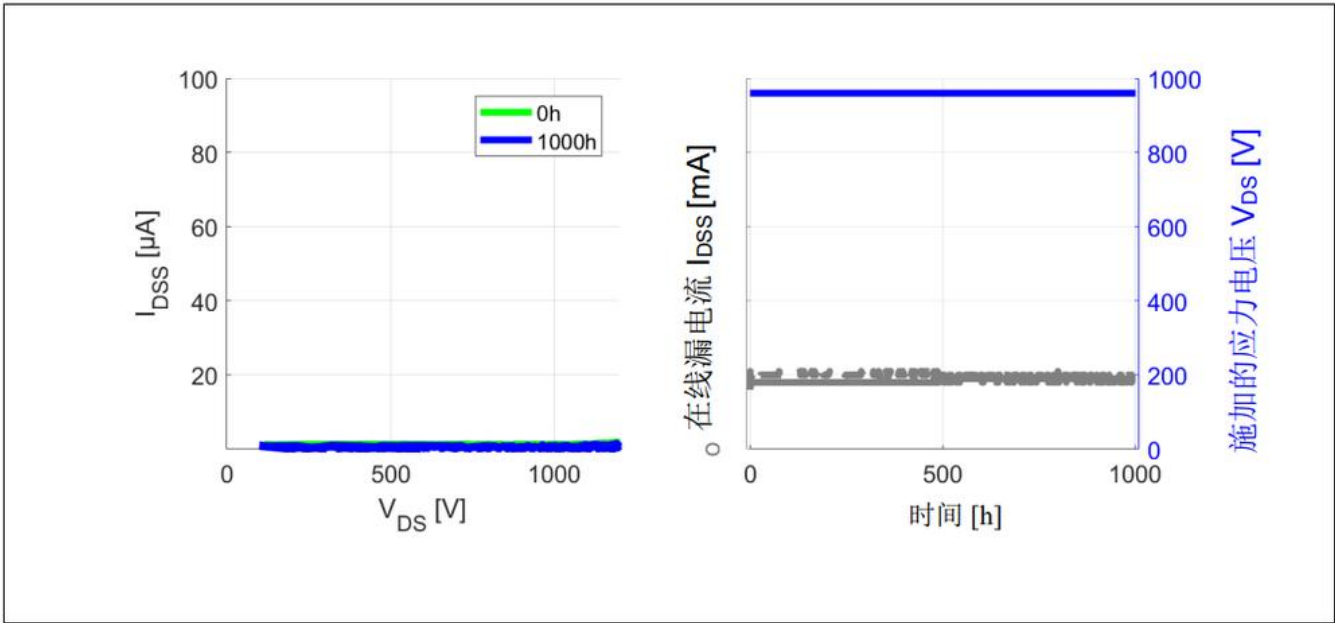


图 1 左图显示的是施加应力之前（蓝色）和之后（绿色）的漏电流。右图显示的是在施加应力期间实测的漏电流。

表 1 总结了英飞凌对含有 SiC MOSFET 的功率模块进行的所有长期可靠性试验。通过在更长时间内进行这些试验，英飞凌已经证明，我们新的 CoolSiC™ MOSFET 在表 1 所示的试验条件下未被触发出未知的失效模式。为保证在现场条件下能够可靠地运行，验证的应力时间结合严格的通过/失效标准足以满足要求。

表 1 使用 1200 V 电压等级的 CoolSiC™MOSFET 的模块进行芯片储存试验。表中还给出了附加的可靠性验证应力时间，在任何这些试验中都未发现系统的寿命终期机制。

试验	试验条件	合格应力时间	超越标准的可靠性验证
HTRB	$V_{DS} = 1080\text{ V}$, $T_{vj} = 150^{\circ}\text{C}$	1000 h	+4000 h
HTGS	$V_{DS} = 0\text{ V}$, $V_{GS} = +20/-20\text{ V}$, $T_{vj} = 150^{\circ}\text{C}$	1000 h	+4000 h
H3TRB	$V_{DS} = 80\text{ V}$ (100 V for AEC), $T_a = 85^{\circ}\text{C}$, rH = 85%	1000 h	+2000 h
HV-H3TRB	$V_{DS} = 960\text{ V}$, $T_a = 85^{\circ}\text{C}$, rH = 85%	1000 h	+2000 h

对于采用分立器件进行的可靠性试验，高运行温度或模压化合物可能对器件在应力作用下的长期稳定性产生额外的影响。因此，进行了许多超越标准条件（如 JEDEC 或 AEC 指南）的应力试验。特别要提到的是，动态应力试验很重要，因为它们可能触发在遵循标准的静态试验中观察不到的失效机制。例如，给栅极氧化层施加负栅-源极电压应力的 HTRB，或者给终端施加应力的高 dv/dt 试验，在施加应力之后未能显示出对器件性能的任何显著影响。试验结果表明，CoolSiC™ MOSFET 技术对温度、电压、湿度和动态应力都有很好的耐受性。下列表 2 总结了对采用 TO247 封装的 CoolSiC™ MOSFET 进行的试验。

表 2 采用 TO247 封装的、1200 V 电压等级的 CoolSiC™MOSFET 进行的可靠性试验。在所有试验中均未发现任何系统的寿命终期失效机制。

应力试验	试验条件	持续时间
HTRB	$V_{DS} = 1200\text{ V}$, $T_{vj} = 175^{\circ}\text{C}$, $V_{GS} = 0\text{ V}$	2000 h
HTRB 和负电压	$V_{DS} = 1200\text{ V}$, $T_{vj} = 175^{\circ}\text{C}$, $V_{GS} = -10\text{ V}$	2000 h
HTRB 和负电压	$V_{DS} = 1100\text{ V}$, $T_{vj} = 175^{\circ}\text{C}$, $V_{GS} = -15\text{ V}$	1000 h
HTRB 和 0x 及 10x 短路应力	$V_{DS} = 960\text{ V}$, $T_{vj} = 175^{\circ}\text{C}$, $V_{GS} = 0\text{ V}$, 初始 0x 和 10x 短路应力	1500 h
HTGS	$V_{GS} = +20/-20\text{ V}$ (恒定) , $T_{vj} = 175^{\circ}\text{C}$	2000 h
HTGS 和 0x 及 10x 短路应力	$V_{GS} = +20/-20\text{ V}$ (恒定) , $T_{vj} = 175^{\circ}\text{C}$, 初始 0x 和 10x 短路应力	1000 h
HV-H3TRB	$V_{DS} = 1200\text{ V}$, $T_a = 85^{\circ}\text{C}$, RH 85%	2000h
动态 H3TRB	$T_a = 85^{\circ}\text{C}$, rH 85% , $V_{DC\text{ link}} = 960\text{ V}$, $V_{GS} = +15\text{ V}/0\text{ V}$, $I_{L_peak} = 16\text{ A}$, $f_{sw} = 25\text{ kHz}$, $dv/dt = 70\text{ V/ns}$	1000 h
动态反向偏压 (DRB)	$T_a = 25^{\circ}\text{C}$, $V_{DC\text{ link}} = 960\text{ V}$, $V_{GS} = +15\text{ V}/-5\text{ V}$, $dv/dt \sim 200\text{ V/ns}$, $f_{sw} = 100\text{ kHz}$	1000 h

8.2 AC-HTC 试验方法

根据文献中的报告，SiC 器件甚至还有无法通过（扩展）标准试验触发的额外失效机制。它们与 SiC 的特殊材料属性和特定应用条件有关[41] [42]。

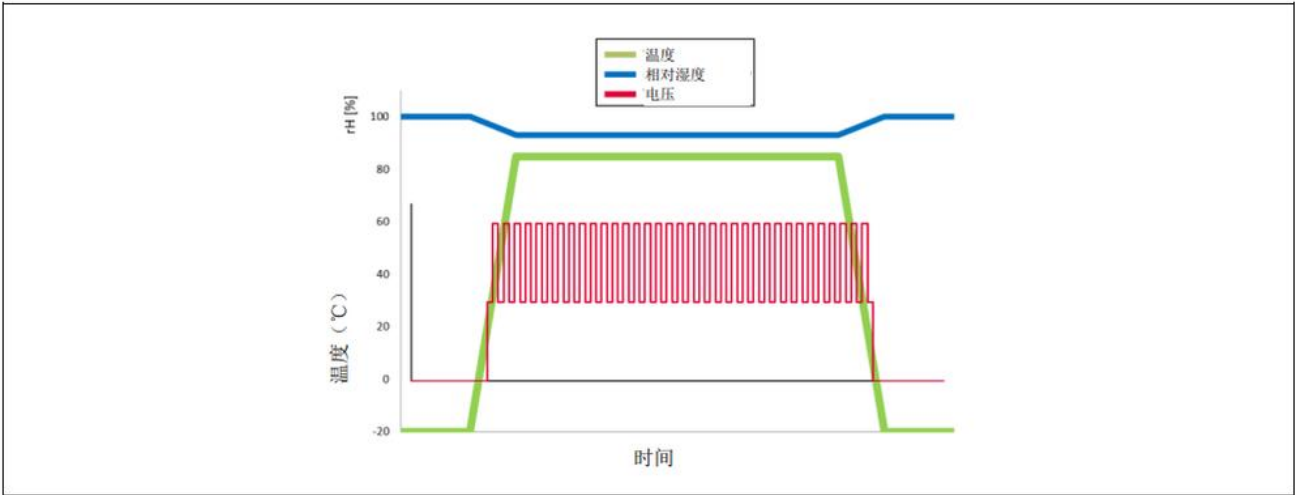


图 2 AC-HTC 试验周期的系统应力条件。

相比在 $T_a = 85^\circ\text{C}/\text{rH} = 85\%$ 条件下进行的标准试验是为了防止在实际芯片表面出现冷凝 [39]，AC-HTC 试验则是引发冷凝，并通过在终端接区形成冷凝水层触发额外的、与应用有关的失效模式。根据文献中的报告，这些失效模式对于 SiC 器件有非常重要的意义[41] [42]。英飞凌的 SiC 器件可以抵抗这种新的、与材料有关的失效模式。这一点可以通过进行并成功通过 AC-HTC 试验（交流 - 湿度和温度循环）来证明，该试验是与应用专家紧密合作开发出的，能够模拟光伏系统应用的运行模式。系统的应力条件显示在图 25 中。持续数小时的试验周期可以分成两个不同的阶段：

a) $T_a < 0^\circ\text{C}$ ：低温、高湿度，导致芯片表面出现冷凝水，模块中的湿度很大。为防止发生自加热进而导致冷凝水变干，在本阶段不施加电压。

b) $T_a > 0^\circ\text{C}$ ：当温度上升到最高 85°C 时，以类似于在实际应用中使用的较高频率和电压打开处于应力条件下的器件。

如果终端区的钝化处理不够充分，则终端将出现退化，导致在试验期间和实际应用中过早失效。处于模块中的所有 SiC 器件因此都配备有新的叠层钝化膜，用于在这些恶劣的条件下保护器件表面，并成功通过持续 120 天的 AC-HTC 试验，而不出现任何明显的退化。

总之，对于英飞凌的 SiC 二极管，当采用的钝化处理、终端概念和失效率都与 Si 技术相当时，长时间的 HV-H3TRB、AC-HTC 试验结果和多年的现场经验都能证明，我们的 CoolSiC™ MOSFET 在湿度高且恶劣的现场环境条件下也是可靠的器件。

8.3 秒级功率循环试验

在计算半导体器件在实际应用中的预期使用寿命时，必须考虑到内部连接技术的老化。这需要通过秒级功率循环试验进行评估，其中，器件被主动加热使得温度变化 ΔT 较大，能够改变焊接和/或键合连接，直至 $R_{DS(on)}$ 或 $R_{th(j-c)}$ 达到预定的变化，也就是所谓的寿命终期（EoL）标准。基于公认的模型[43]，这些结果可与应用条件关联起来，正如英飞凌应用说明中所述利用 Si 器件进行的试验[44]。

从原则上讲，SiC 模块也是经历这个过程。但因为 SiC 拥有的杨氏模量比 Si 更大，所以位于功率模块中的 SiC 芯片在温度循环期间会在焊接点[45]中诱发更大数量的塑性应变。因此，在位于模块中焊接的 SiC 芯片的老化机制中，键合连接退化并无很大的影响，影响最大的是焊接层退化，它会导致 R_{th} 增大。正是因为这个原因，SiC 的秒级功率循环能力才比采用相同互连技术的 Si 更低 [45]。功率循环曲线（可从您本地的英飞凌应用工程团队获取）考虑了这一改变的老化机制，使得能够按照功率循环应用说明中的解释，根据最高结温 T_{vj} 和温度变化 ΔT 来计算预期使用寿命[44]。为估算完整的应用条件，还必须考虑到老化与负载脉冲持续时间 t_{on} 的关系。在我们最近发表的文章中有讲到这一关系【46】，其中表明，我们的 SiC 器件可以使用与 Si 相同的计算模型。图 3 中还给出了直至寿命终止的循环与负载脉冲持续时间的关系。

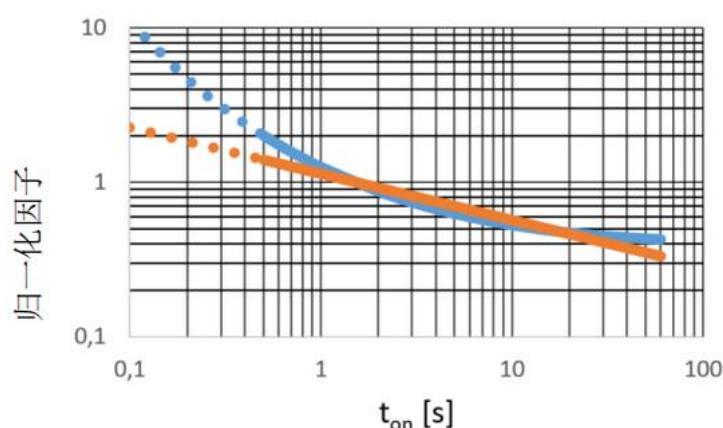


图 3 CIPS 模型[44]（橙色）在参考导通时间 $t_{on} = 1.5\text{ s}$ 时的 N 次循环超时、以及自适应的包含饱和的模型（蓝色）的关联因子。圆点所代表的数值是推算得到的，只应用作参考。[46]

所有 SiC 技术所用的互连技术和生产线，都与我们在控制这些工艺和模块组装方面积累了几十年经验的英飞凌 Si IGBT 和二极管相同。英飞凌 CoolSiC™ MOSFET 技术的另一个优势是，我们无需使用额外的反向并联二极管，而能够在同步整流模式下使用 CoolSiC™ MOSFET 的体二极管。这能打造出具备以下优势的应用：器件沿两个方向传送电流，芯片在一个负载周期的正和负传导阶段都能产生功率，从而使得每颗芯片相比使用 Si IGBT 和二极管时的温度变化减小。

对于在寿命终期之前在功率循环中需要更多次循环的应用，英飞凌也已改进分立器件的互连技术，如扩散焊[47]，这在未来如果加以利用，将能让我们的 CoolSiC™ MOSFET 能被用到其他应用中。

针对分立器件的功率循环研究仍然是个处于初期的研究领域。因此，英飞凌近年来进行了更深入的研究，以了解在功率循环应力期间发生的失效机制[48] [49]。一个重要发现是，与功率模块不同，在分立器件中，只要裸片连接是通过传统的焊接法完成的，则脱线是目前最主要的失效模式。为了对退化的相关参数进行数学描述，得出一个与功率模块所用公式类似的公式[49]。无论是采用哪种芯片技术（Si IGBT 或 SiC MOSFET），分立器件都能用同样的公式来描述。许多器件特性对功率循环稳定性都有影响，所以没有哪一个参数集能够笼统地描述所有产品。根据器件特性，可能有必要使用单独的参数集。如欲了解某一个器件的功率循环能力，请您向本地的英飞凌应用工程师发出申请，他能帮您评估预期使用寿命。

8.4 长期应用试验

SiC MOSFET 的应用领域非常广泛，包括电动车充电站、太阳能逆变器或电机驱动等。大多数应用都可以简化为一些基本拓扑，它们有助于确定长期应用试验。下表列出了最主要的基本拓扑。

基本拓扑概览

DC-DC 转换器	DC-AC 转换器
› 降压型转换器 › 升压型转换器 › H 桥	› 单相 › 三相

主要关注的是硬开关配置，因为它们通常是对功率半导体要求最高的。英飞凌已经开发出许多试验台，它们可对采用上述每种配置的 SiC MOSFET 施加应力。这些试验台使我们能够在效仿现实应用的条件下运行。为了更好地了解长期行为，可靠性试验的持续时间从典型的 1000 h 延长至运行 6–12 月。研究表明，在这些实际运行条件下，SiC MOSFET 未显示出热载流子注入迹象，也未显示出系统的 EOL 失效机制。

9 汽车级认证：超越标准的方法

碳化硅（SiC）以其固有的优越物理材料特性和高击穿场，是帮助达成“电气化将主宰汽车业的未来”的最佳候选技术之一—这是在汽车界中呼声日益高涨的共识。由于 SiC 器件在工业和汽车应用中都能使用，所以英飞凌采用不同的质量类别来归类我们的产品。根据我们的质量手册，区别可以描述如下：

工业

- › 广泛的应用
- › 使用寿命更长，位于 5 年到 30 年之间，或者在恶劣的环境条件
- › 基准质量认证方法可保证符合标准（如 JESD47），而额外的可靠性验证（如果需要）可保证符合特定的应用条件

汽车

- › 变化广泛的使用条件和负载
- › 寿命 ≥ 15 年
- › ppb 级的质量目标/OEM 不能有任何一个产品失效
- › AEC Q-100/101 标准中确定的、在应用中的可靠性鉴定方法

汽车应用条件目前因为汽车市场的瞬息万变而有广泛的变化，宽禁带半导体因为明显有能力满足一些更严苛的需求而越来越受欢迎。进入这个市场的代价是高质量保障即能够实现更长的使用寿命，了解不同的失效机制，以及新的激发能量。总体而言，提高性能的需求正在成为一种常态，也是供应商取得竞争优势的途径之一。

汽车市场的演变——尤其是电动汽车技术的演变——对产品质量评估有以下影响：

1. 因为应用条件而需要更长的应力施加时间。AEC-Q101 是在任何情况下都必须满足的一项最低标准。
2. 设计新应力条件，以涵盖实际应用条件，以及新技术在这些条件下的表现。
3. 可靠性验证现在得从比标准质量认证试验更高的级别开始。

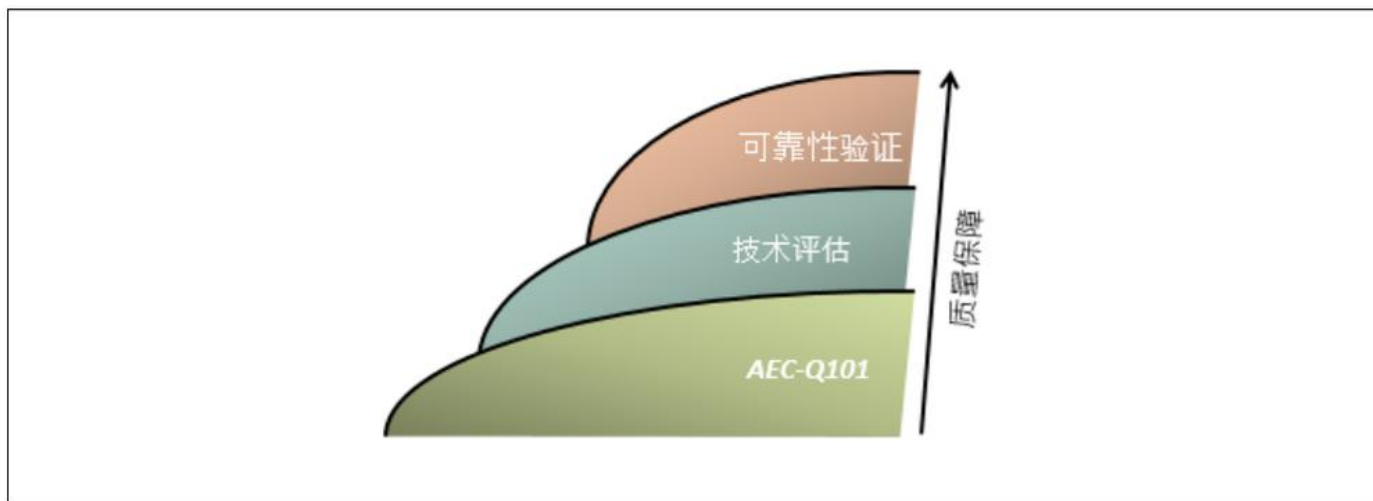


图 4 基于分立器件产品现有的汽车标准 AEC-Q101，增加质量保障的最佳已知方法

仅仅满足汽车行业的标准已经不够了，AEC-Q101 被视为必须遵守的指导原则之一，但应用条件如今要求在恶劣的环境条件下以更快的开关速度实现更高的可靠性。所有这些都是比硅技术的典型击穿场强提高多达 15 倍的场强下进行的。

对于电动汽车而言，同样的高压器件产品必须同时满足不同的工作模式，并且在每种模式下都能实现高可靠性。

- › 充电模式，可在稳定的高直流母线电压下运行 3 万小时以上
- › 驾驶模式，根据电池性能，能在高结温下和宽电压范围内运行大约 8000 小时

› 预处理，新的纯电动车型具有的一项功能，例如，在使用汽车之前给内部驾驶空间加热，以定时或远程的方式启动。在这种模式下需要运行 3000 小时。

将 AEC-Q101 中的要求数据转化为等效的应力时间时，发现在应用条件与新兴应用的需求之间存在明显的不匹配，凸显出了对能超越当前汽车标准的、能满足更严苛的质量要求的技术（如 SiC 技术）的需求。

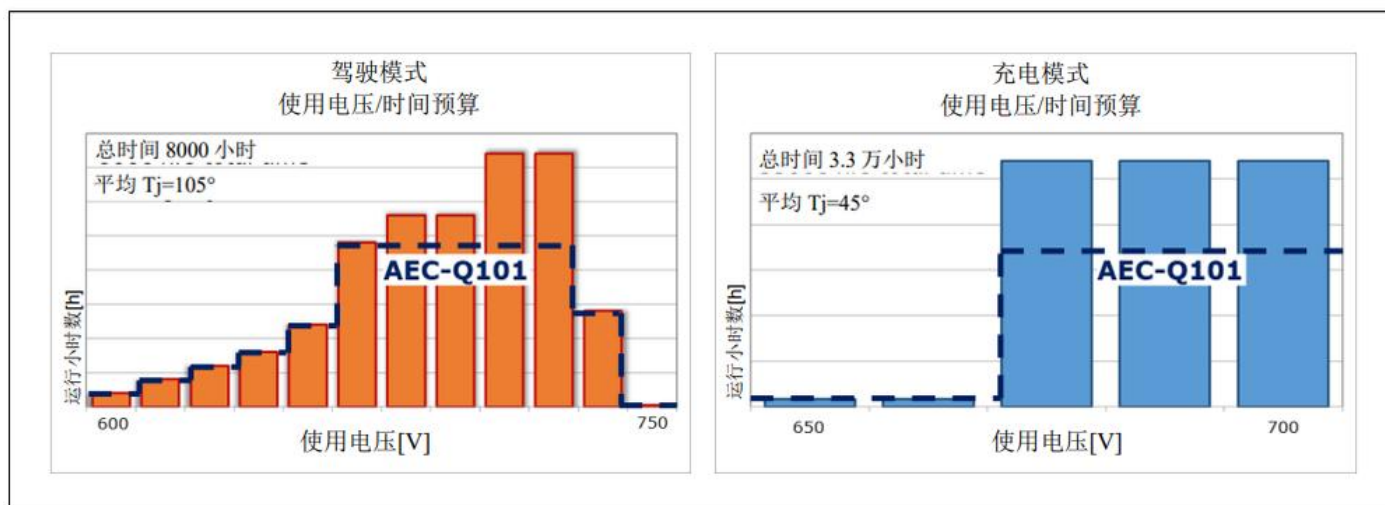


图 5 典型的纯电动车应用的应用条件（驾驶模式和充电模式）。将 AEC-Q101 中的要求（比如 1000 小时）转化为等效的运行小时数时发现，该标准无法满足所有需求

由于产品的复杂度日益提高以及用例更具有挑战性，可靠性裕度因此已被降低：应用需求如今设定在过去的可靠性研究开始时的水平。

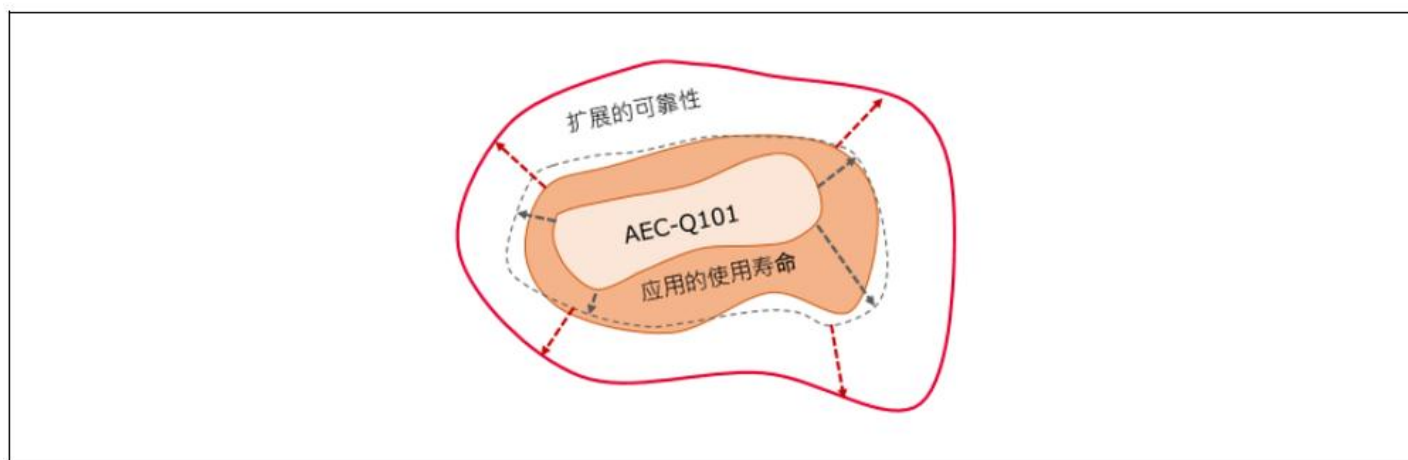


图 6 因为更苛刻的应用需求，可靠性裕度相比 AEC-Q101 标准必须进行扩展。

9.1 汽车级 SiC 客户需要更高的现场应用可靠性

汽车市场要求 dpm 率（百万缺陷率）极低，传统基于 Si 的半导体和基于 SiC 的技术在能实现的可靠性上应没有区别。因此，必须在尚未达到 Si 技术的成熟度的这种新技术，与满足汽车应用需求的可接受的失效率之间，找到一个折中点。

栅极氧化层：更厚的栅极氧化层使得筛查能力提高，从而达到减少外在缺陷的要求（请参阅第 3.2 节）。

宇宙射线：漂移带（外延层）的设计要能确保更强的抗宇宙辐射能力。调整漂移层电阻 R_{drift} 可以增强或减弱抗宇宙辐射能力。

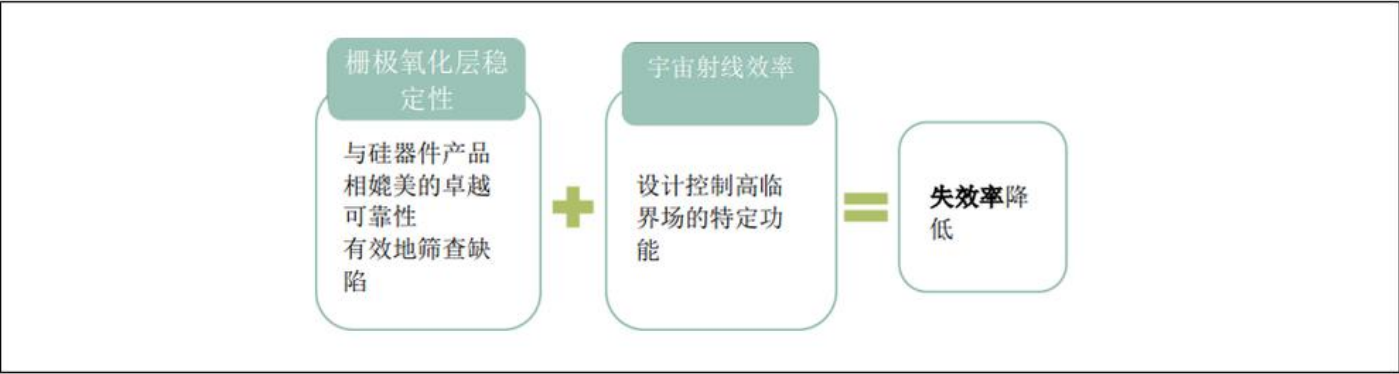


图 7 失效率主要由栅极氧化层稳定性和抗宇宙辐射能力共同决定

9.2 保证汽车零部件对湿度的耐受力

任何汽车零部件都是经常暴露在变化不断的、有时是恶劣的气候条件下，因此必须保护这些器件不被渗水，并避免由此导致的腐蚀和/或氧化。类似于太阳能或牵引等户外应用的工业应用条件，在特定的环境下，汽车应用的质量认证程序和技术措施必须保证其达到超高的可靠度。

现行版本的 AEC-Q101 要求在最高 100 V 的电压下进行高湿高温反向偏压试验（H3TRB），100V 这个值明显不适合最高偏压可以达到 1200 V 的高压应用。考虑到 SiC 器件的外部几何形状限制以及有源区域最大化的需要，它的横向电场强度名义上比 Si 器件要高，这使得 SiC 技术对于跟湿度有关的失效机制尤为敏感。

要想检验 SiC 器件在不同湿度条件下的可靠性，高压 H3TRB（VDS = 80% VDSS）是更合适的方法。考虑到许多应用中的运行电压都远高于汽车标准规定的 100 V，所以这是最合理的方法（另请参阅表[22]）。

正如第 8.1 节中已经讲到的，影响可靠性的也有动态特性：开关器件典型的边缘端接充放电效应，在开关性能明显优于硅的 SiC 中更为突出。因为这个原因，可以进行动态 H3TRB 这一应力试验，以验证终端的可靠性不会因器件导通和关断引起的电场强度持续变化而受到负面影响。如果适当地调整占空比，当电压快速上升（dv/dt）时（更高的阻断电压、加速老化），动态 H3TRB 可以帮助解决与过冲有关的任何失效机制。由于许多工业应用和汽车应用在湿气暴露方面存在相似性，所以比较表 1、表 2 和表 3 时明显可以看出所用的质量认证方法也是相似的。

表 3 英飞凌为进行汽车级质量认证所选择的试验条件

质量认证试验条件（举例）		
AEC-Q101	汽车级 SiC (超越 AEC-Q101)	附加价值
H3TRB @ 80–100 V	HV-H3TRB @ › 80% V _{DSS}	确保在实际应用条件下具有很强的湿度耐受力
静态 H3TRB @ 80–100 V	动态 (HV) H3TRB › f = 典型开关频率 › V _{DS,app}	考虑在高湿度的气候环境中的实际应用条件、瞬态运行、dV/dt 和电压过冲

如果不使用这些试验方法，就不可能开发出前面提到的创新钝化概念来保护终端不被湿气渗透。凭借 HV-H3TRB 和动态 H3TRB 试验，的确发现且进而避免了许多新的失效机制。

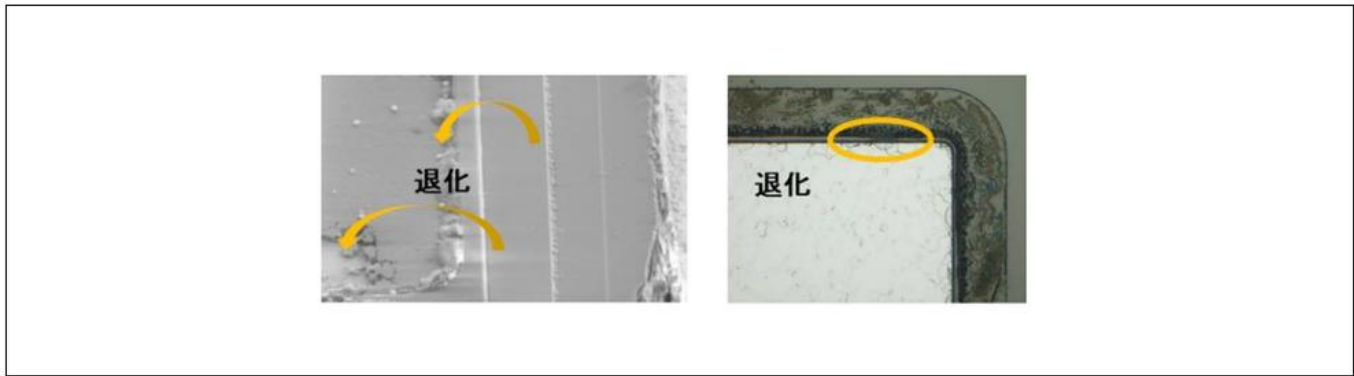


图 8 SiC 边缘端接试验车辆在接受内部物理检查后发现的失效机制。退化是通过 HV-H3TRB 和动态 H3TRB 触发的，其中包含钝化在内的边缘端接设计不够合理。

只有开发出新的钝化概念并且重复更严苛的湿度应力，SiC 技术才有可能被允许用于汽车应用。在这个过程中，英飞凌可以借鉴许多工业产品发布过程中所积累的经验。



图 9 为通过高湿度条件下的质量认证，使用耐湿材料进行钝化的终端。
10 SiC 器件可靠性和质量认证的行业标准

正如本白皮书中所讲述的，英飞凌对其 CoolSiC™ 器件实行全面的质量认证体系，以保证它们在实际运行条件下和实际应用中具有可靠的性能。然而，对于行业来说，制定全面的器件质量认证标准的重要性是毋庸置疑的。行业标准的制定是为了确保任何质量相关的问题可以被简单、快速地解决，而无需参考每个供应商的失效机制信息。于是，英飞凌已提出并推动在 JEDEC 下面设立专注于 SiC 的分委员会（JC[1]70.2），负责制定与 SiC 器件有关的质量认证规范和标准。通过加入该 JEDEC，英飞凌可以支持本文档中所描述的观点和方法。JEDEC 委员会需要制定的规范和标准，将重点关注以上提及的、碳化硅技术与硅技术的不同之处，以及对质量认证方法作出相应调整的相关需要。它将涵盖可靠性试验、特性鉴定方法和数据表的参数设定。JEDEC 的工作是在与其他相关标准机构（如 IEC 或 JEITA（日本））的密切合作下进行的。而且，通过与 AEC 和 AQG324 等工作组合作，英飞凌可以确保汽车级功率器件能同时覆盖工业应用与汽车应用的需求。

疑问解答

本白皮书涉及到许多技术性问题，并且部分技术还非常复杂。如果您有任何疑问，建议您联系本地的英飞凌应用团队进行跟进，他们可以随时为您提供帮助。

作者名单

- Massimiliano Regardi（英飞凌科技股份有限公司）
- Zhihui Yuan（英飞凌奥地利股份公司）

Ingo Voss (英飞凌科技股份有限公司)

Paul Salmen (英飞凌科技股份有限公司)

Thomas Aichinger (英飞凌奥地利股份公司)

Rudolf Elpelt (英飞凌科技股份有限公司)

Peter Friedrichs (英飞凌科技股份有限公司)

谨致鸣谢: Fanny Björk、Uwe Jansen、Carolin Jacobi、Andre Lenze、Jens de Bock、Laura Keuper 和 David Levett

参考文献

- [1] M. Gurfinkel, J.C. Horst, J.S. Suehle, J.B. Bernstein, Y. Shapira, K.S. Matocha, G. Dunne, and R.A. Beaupre, "Time-Dependent Dielectric Breakdown of 4H-SiC/SiO₂ MOS Capacitors", IEEE Trans.Dev.Mat.Rel.. no. 4, vol. 8, 2008, S. pp. 635–641.
- [2] T. Aichinger, and M. Schmidt,. "Gate-oxide reliability and failure-rate reduction of 工业级 SiC MOSFETs", . in Proc. IRPS 2020.
- [3] J. Senzaki, K. Kojima, T. Kato, A. Shimozato, and K. Fukuda,. "Correlation between reliability of thermal oxides and dislocations in n -type 4H-SiC epitaxial wafers",. Appl.Phys.Letters,. vol. 89,, 2006, Bde. pp. 022909,
- [4] V. Malandrucolo, M. Ciappa, H. Rothleitner, and W. Fichtner,. "A new built-in screening methodology to achieve zero defects in the automotive environment",. Micr.Rel.,. vol. 49,, 2009, S.pp. 1334-1340, .
- [5] T.E. Kopley, M. Ring, C. Choi, and J. Colbath,. "Combined Vramp and TDDb Analysis for Gate Oxide Reliability Assessment and Screening",. in Proc. IIRW 2015,. S. pp. 138–142.
- [6] J. Lutz, T. Aichinger, and R. Rupp.:. ch.7 Reliability Evaluation,. [Hrsg.] K. Suganuma (Ed.) . Wide Bandgap Power Semiconductor Packaging: Materials, Components, and Reliability,. 2018, S. , pp. 155–200,.
- [7] M. Beier-Moebius, and J. Lutz,. "Breakdown of gate oxide of SiC-MOSFETs and Si-IGBTs under high temperature and high gate voltage",. in Proc. PCIM 2017,. S. pp. 365-372.
- [8] G. Rescher, G. Pobegen, and Tibor Grasser,. "Threshold voltage instabilities of present SiC-power MOSFETs under positive bias temperature stress",. Mat.Sci.Forum,. vol. 858, , 2015, S.pp. 481-484,.
- [9] K.P. Cheung. "SiC Power MOSFET Gate Oxide Breakdown Reliability – Current Status",. in Proc.IRPS 2018.
- [10] J. W. McPherson, and D. A. Baglee,. "Acceleration Factors for Thin Gate Oxide Stressing", . in Proc.IRPS 1989.
- [11] M. Beier-Moebius, J. Lutz,. "Breakdown of gate oxide of 1.2 kV SiC-MOSFETs under high temperature and high gate voltage", . in Proc. PCIM, . 2016.
- [12] J. Berens, G. Pobegen, G. Rescher, T. Aichinger, and T. Grasser,. "NH₃ and NO + NH₃ Annealing of 4H-SiC Trench MOSFETs: Device Performance and Reliability",. IEEE Transactions on Electron Devices,. vol. 66,, 2019, Bd. no. 11, S. , pp. 4692–4697,.

- [13] T. Grasser, P. Wagner, H. Reisinger, T. Aichinger, G. Pobegen, M. Nelhiebel, and B. Kaczer, "Analytic modeling of the bias temperature instability using capture/emission time maps," in 2011 International Electron Devices Meeting, . 2011.
- [14] T. Grasser, B. Kaczer, P. Hehenberger, W. Göss, R. O'Connor, H. Reisinger, W. Gustin, and C. Schunder, "Simultaneous extraction of recoverable and permanent components contributing to bias-temperature instability," in IEEE International Electron Devices Meeting, . 2007, S. pp. 801–804.
- [15] T. Grasser, B. Kaczer, W. Göss, H. Reisinger, T. Aichinger, P. Hehenberger, P.-J. Wagner, F. Schanovsky, J. Franco, M. Toledano Luque, and M. Nelhiebel, "The paradigm shift in understanding the bias temperature instability: from reaction - diffusion to switc.
- [16] T. Aichinger, G. Rescher, and G. Pobegen, "Threshold voltage peculiarities and bias temperature instabilities of SiC MOSFETs", Microelectronics Reliability . 80, 2018, S. pp. 68–78, .
- [17] K. Puschkarsky, T. Grasser, T. Aichinger, W. Gustin, and H. Reisinger, "Review on SiC MOSFETs High-Voltage Device Reliability Focusing on Threshold Voltage Instability", IEEE Transactions on Electron Devices . 66, 2019, S. pp. 4604 – 4616, .
- [18] J. Berens, G. Pobegen, G. Rescher, T. Aichinger, and T. Grasser, "NH₃ and NO + NH₃ Annealing of 4H-SiC Trench MOSFETs: Device Performance and Reliability", IEEE Transactions on Electron Devices, . vol. 66,, 2019, Bd. no. 11, S. , pp. 4692–4697,.
- [19] G. Rescher, G. Pobegen, T. Aichinger, and Tibor Grasser, "Preconditioned BTI on 4H-SiC: Proposal for a nearly delay time independent measurement technique", IEEE Transactions on Electron Devices . 65, 2018, S. pp. 419 – 1426, .
- [20] C. Schleich, J. Berens, G. Rzepa, G. Pobegen, G. Rescher, S. Tyaginov, T. Grasser, and M. Walzl, "Physical Modeling of Bias Temperature Instabilities in SiC MOSFETs," IEDM 2019. 2019.
- [21] JESD22-A108F - Temperature, Bias, and Operating Life, JEDEC Solid State Technology Association, 2017. 2017.
- [22] AC-Q101-Rev-D1 Failure Mechanism Based Stress Test Qualification For Discrete Semiconductors (base document). Automotive Electronics Council, . 2013.
- [23] D. B. Habersat, A. Lelis, R. Green, and M. El, "Comparison of Test Methods for Proper Characterization of VT in SiC MOSFETs," Materials Science Forum, . 2016, Bde. vol. 858,, S. pp. 833–839, .
- [24] R. Green, A. Lelis, and D. Habersat, "Threshold-voltage bias-temperature instability in commercially-available SiC MOSFETs," Japanese Journal of Applied Physics, . vol. 55,.
- [25] R. Gao, Z. Ji, J. F. Zhang, J. Marsland, and W. D. Zhang, "As-grown-Generation Model for Positive Bias Temperature Instability," IEEE Transactions on Electron Devices, . vol. 65,, 2018, Bd. no. 9, S. pp. 3662–3668, .
- [26] A. Kerber and E. Cartier. "Bias Temperature Instability Characterization Methods," in Bias Temperature Instability for Devices and Circuits, T. Grasser, Ed., New York, NY: Springer New York,, 2014, S. , pp. 3–31.
- [27] T. Grasser. "The Capture/Emission Time Map Approach to the Bias Temperature Instability," In Bias Temperature Instability for Devices and Circuits, T. Grasser, Ed., New York, NY: Springer New York, . 2014, S. pp. 447–481.

- [28] Procedure for Wafer-Level DC Characterization of Bias Temperature Instabilities, JEDEC Solid State Technology Association Std., 2015.
- [29] Infineon, "Guidelines for CoolSiC™ MOSFET gate drive voltage window," www.infineon.com, 2018.
- [30] G. Sölckner. "Ensuring the Reliability of Power Electronic Devices with Regard to Terrestrial Cosmic Radiation", . ECPE Workshop on "Reliability Engineering - 10 Years Robustness Validation", . Stuttgart, Germany,, 2018.
- [31] J.F. Ziegler. "Terrestrial cosmic rays",. IBM Journal of Research and Development. Vol. 40/1, 1996, S. pp 19-39.
- [32] G. Sölckner et al. "Reliability of SiC Power Devices against Cosmic Radiation-induced Failure",. Mat.Sci.For.,. Vols. 556-557 ,, 2007, S. pp 851-856.
- [33] G. Sölckner. "Ensuring the reliability of power electronic devices with regard to terrestrial cosmic radiation",. Microelectronics Reliability 58. 2016, S. pp 39-50.
- [34] Lichtenwalner et al. "Reliability of SiC Power Devices against Cosmic Ray Neutron Single-Event Burnout",. Mat.Sci.For. Vol. 924, 2018, S. pp 559-562.
- [35] C. Chen, D. Labrousse, S. Lefebvre, M. Petit, C. Buttay and H. Morel,. "Study of short-circuit robustness of SiC MOSFETs, analysis of the failure modes and comparison with BJTs, . Microelectronics Reliability,,. vol. 55, 2015, Bd. 5.
- [36] H. Hatta, et al.,. "Suppression of Short Circuit Current with Embedded Source Resistance in SiC MOSFETs",. Materials Science Forum ,. 2018, Bde. Vol. 924,, S. pp. 727-730.
- [37] M. M. Bakran, S. Hain,. "Integrating the New 2D — Short circuit detection method into a power module with a power supply fed by the gate voltage",. 2016 IEEE 2nd Annual Southern Power Electronics Conference (SPEC),. 2016, S. pp. 1–6, .
- [38] T. Kimoto et al. "Understanding and Reduction of Degradation Phenomena in SiC Power Devices",. IRPS Proceedings. 2017, S. pp. 2A-1.1-1.7.
- [39] C. Zorn and N. Kaminski. "Temperature Humidity Bias (THB) Testing on IGBT Modules at High Bias Levels," CIPS 2014; 8th International Conference on Integrated Power Electronics Systems, Nuremberg, Germany, 2014,. 2014, S. pp. 1-7.
- [40] JESD_47.
- [41] Kaminski, N. Reliability Challenges for SiC Power Devices in Systems and the Impact on Reliability Testing. Materials Science Forum, ,. 924, 2018, S. 805–810.
- [42] Kiel, N., Wolf, H. und Rigbers, K., Mallwitz, R.: Leistungselektronik in der Photovoltaik – aktueller Status und zukünftige Trends, Bauelemente der Leistungselektronik, . ETG-Fb. 152: Bauelemente der Leistungselektronik und ihre Anwendungen ,. Bad Naunheim, 2017.
- [43] Bayerer, R., et al. Model for Power Cycling lifetime of IGBT Modules – various factors influencing lifetime,. Proc. CIPS, ,. 2008, S. p37-42.
- [44] IGBT4, Infineon Application note AN2019-005 for.
- [45] Herold, C., et al. Power cycling capability of Modules with SiC-Diodes; . Proc. CIPS, . 2014.

[46] Salmen, P., et al. Impact of load-pulse duration on power-cycling capability of SiC devices;. CIPS, 2020. ISBN: 978-3-8007-5225-6, 2020.

[47] M. Holz, et al.,. "SiC Power Devices: Product Improvement using Diffusion Soldering", . Materials Science Forum ,. Vols. 615-617, 2009, Bde. pp. 613-616.

[48] Ludger Borucki, Thomas Kimmer, Oliver Schilling, Guang Zheng:. "How Long is Your System Going to Last?", Bodo's Power Dec 2018. Bodo's Power . Dec 2018.

[49] Zheng:, Guang. "Some aspects in lifetime prediction of power semiconductor devices", . PhD thesis 2018, TU Chemnitz.

[50] Salmen, P., et al. Impact of load-pulse duration on power-cycling capability of SiC devices; . CIPS, 2020. 2020.

[51] Procedure for Wafer-Level DC Characterization of Bias Temperature Instabilities, . JEDEC Solid State Technology Association Std., . 2015.